

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-082783
(43)Date of publication of application : 26.03.1996

(51)Int.Cl. G02F 1/133
G02F 1/133

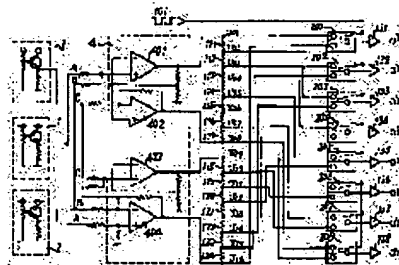
(21)Application number : 06-215900 (71)Applicant : MITSUBISHI ELECTRIC CORP
ASAHI GLASS CO LTD
(22)Date of filing : 09.09.1994 (72)Inventor : IKEMOTO TETSUYA
GONDO KENJI

(54) DRIVE CIRCUIT FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide a drive circuit with simple constitution by using an addition/subtraction circuit for luminance adjustment and contrast adjustment, dividing a DC voltage and generating gradation voltage levels.

CONSTITUTION: DC voltage values v01, v08, v09, v16 generated by a reference voltage adjustment mechanism 1, a luminance adjustment mechanism 2, a contrast adjustment mechanism 3 and the addition/subtraction circuit 4 are made divided reference voltage values, and the DC voltage values v0.2--v0.7, v10-v15 according to respective resistance ratios are generated by divider resistors 111-124. Then, two DC voltage values are switched by analog switches 201-208 from the DC voltage values v01-v16 generated according to the resistance ratios of the divider resistors 111-124, and alternating is performed. An alternating signal 101 generated by a timing generation circuit, etc., is used for switching the analog switches 201-208. Then, alternated gradation voltages v1-v8 are supplied to a liquid crystal display device through output buffers 131-138.



LEGAL STATUS

[Date of request for examination] 14.06.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3282703
[Date of registration] 01.03.2002
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-82783

(43)公開日 平成8年(1996)3月26日

(51)Int.Cl.⁶

G 0 2 F 1/133

識別記号

5 2 0

5 7 5

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21)出願番号 特願平6-215900

(22)出願日 平成6年(1994)9月9日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71)出願人 000000044

旭硝子株式会社

東京都千代田区丸の内2丁目1番2号

(72)発明者 池本 哲也

熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内

(72)発明者 梅藤 賢二

熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内

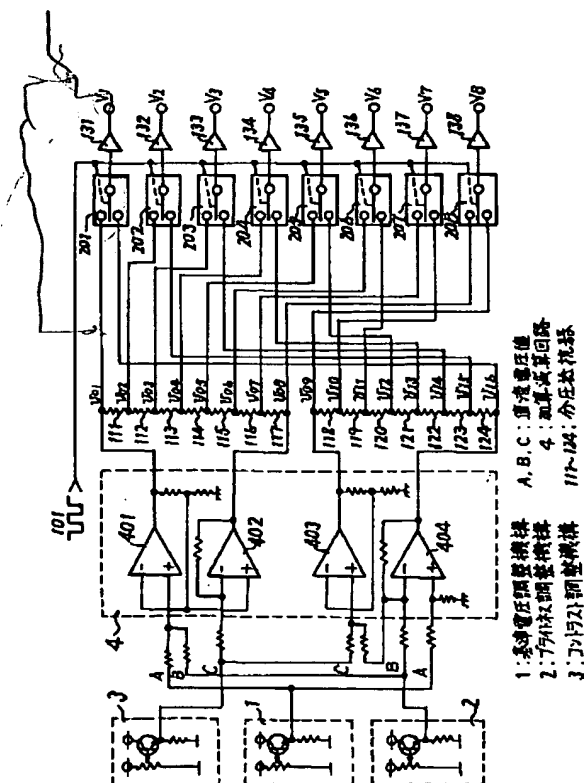
(74)代理人 弁理士 高田 守 (外4名)

(54)【発明の名称】 液晶表示装置の駆動回路

(57)【要約】

【目的】 多階調表示可能な液晶表示装置に複数の階調電圧レベルを供給する液晶表示装置の駆動回路を簡単な構成で安価な回路にする。

【構成】 液晶表示装置の駆動回路の、ブライトネス調整およびコントラスト調整を加算・減算回路4を用いて構成し、直流電圧を分圧して階調電圧レベルを生成することによって容易にコントラスト調整を可能とし、また分圧後の交流化をアナログスイッチ201~208を用いて行う。



1

【特許請求の範囲】

【請求項1】 第1の直流電圧値を設定する基準電圧調整機構、第2の直流電圧値を設定するブライトネス調整機構、第3の直流電圧値を設定するコントラスト調整機構、上記基準電圧調整機構にて設定された第1の直流電圧値と上記ブライトネス調整機構にて設定された第2の直流電圧値と上記コントラスト調整機構にて設定された第3の直流電圧値とを加算または減算して分圧基準電圧値を生成する加算・減算回路、および上記加算・減算回路からの分圧基準電圧値を分圧して階調電圧レベルを生成する階調信号生成手段を備えたことを特徴とする液晶表示装置の駆動回路。

【請求項2】 階調信号生成手段によって生成された階調電圧レベルを出力信号として切り替え出力するアナログスイッチを備えたことを特徴とする請求項1に記載の液晶表示装置の駆動回路。

【請求項3】 分圧基準電圧値を分圧して階調電圧レベルを生成する階調信号生成手段が可変抵抗器または固定抵抗器であることを特徴とする請求項1または2に記載の液晶表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は多階調表示可能な液晶表示装置に複数の階調電圧レベルを供給して階調電圧レベルに応じた表示を行わせる液晶表示装置の駆動回路に関するものである。

【0002】

【従来の技術】 従来の液晶表示装置の駆動回路は、図2に示すように構成されている。図において、101は交流化信号であって、この交流化信号101はタイミング生成回路（図示せず）などで生成される。10はブライトネス調整回路、102、104は抵抗器、103はオペアンプ、105は可変抵抗器であって、これら抵抗器102、104、オペアンプ103、可変抵抗器105によってブライトネス調整回路が構成されている。111～115は階調電圧レベル生成用の分圧抵抗器、11はボルテージフォロワ回路、121～125は高スルーブットオペアンプ、131～135は出力バッファ、141～150は抵抗器、151～155はコンデンサ、 $V_1 \sim V_5$ は階調電圧レベルである。これら高スルーブットオペアンプ121～125、出力バッファ131～135、抵抗器141～150及びコンデンサ151～155によってボルテージフォロワ回路11が構成されている。

【0003】 タイミング生成回路などによって生成された交流化信号101は、ブライトネス調整回路10によって振幅変換され、分圧抵抗器111～115の抵抗比に基づいて電圧レベルに変換される。その後、ボルテージフォロワ回路12によって階調電圧レベル $V_1 \sim V_5$ が生成され、液晶表示装置に供給される。

2

【0004】

【発明が解決しようとする課題】 従来の液晶表示装置の駆動回路は、以上のように構成されているので、オペアンプにて交流化信号を処理しなければならない、高スルーレートの高価なオペアンプが必要とされていた。また、ブライトネス調整は交流化信号の振幅を調整することにより可能で、多数階調の各電圧値（ $V_1 \sim V_5$ ）を分圧抵抗比に応じて振幅を変化させることが可能であるが、コントラスト調整については、調整に応じて分圧抵抗比を変化させる必要があり、そのためには回路構成を複雑にしなければ実現できないという問題点があった。

【0005】 この発明は、上記のような問題点を解消するためになされたもので、高価な高スルーレートのオペアンプを使用しないで回路が構成でき、また容易にブライトネス、コントラスト調整機構を取り込むことの出来る液晶表示装置の駆動回路を提供することを目的とするものである。

【0006】

【課題を解決するための手段】 この発明に係る液晶表示装置の駆動回路は、ブライトネス調整およびコントラスト調整に、それぞれ加算・減算回路を用い、直流電圧を分圧して階調電圧レベルを生成するようにしたものである。また、この発明に係る液晶表示装置の駆動回路は、分圧後の交流化をアナログスイッチを用いて行ったものである。さらに、階調電圧レベルを生成する手段として可変抵抗器または固定抵抗器を用いて行ったものである。

【0007】

【作用】 この発明における液晶表示装置の駆動回路は、ブライトネス調整およびコントラスト調整を加算・減算回路を用いて構成したため容易にコントラスト調整が可能になり、また分圧後に交流化されるように構成したため高スルーレートのオペアンプが不要になる。

【0008】

【実施例】 以下、この発明の一実施例を図に基づいて説明する。図1において、1はトランジスタと抵抗器とによって構成された基準電圧調整機構、同様に、2はブライトネス調整機構、3はコントラスト調整機構、101はタイミング生成回路などで生成された交流化信号、111～124は階調電圧レベルを生成する分圧抵抗器、4は加算、減算を行う加算・減算回路であって、この加算・減算回路4はそれぞれオペアンプ401、402、403、404によって構成されている。201～208はアナログスイッチ、 $V_{01} \sim V_{16}$ は分圧して生成された直流階調電圧レベル、131～138は出力バッファ、 $V_1 \sim V_8$ は液晶表示装置に供給されてその液晶表示装置を駆動する階調電圧レベルである。

【0009】 基準電圧調整機構1によって設定された直流電圧値Aに対して、ブライトネス調整機構2によって設定された直流電圧値Bを、オペアンプ401で加算、

3

オペアンプ404で減算し、電圧値 v_{01} と v_{16} を生成する。また、コントラスト調整機構3によって設定された直流電圧値Cを、オペアンプ402において上記直流電圧値 v_{01} から減算し、直流電圧値 v_{08} を生成し、また直流電圧値Cを、オペアンプ403において上記直流電圧値 v_{16} に加算して直流電圧値 v_{09} を生成する。上記基準電圧調整機構1、ブライツ調整機構2、コントラスト調整機構3および加算・減算回路4によって生成された直流電圧値 v_{01} 、 v_{08} 、 v_{09} 、 v_{16} が分圧基準電圧値とされて、分圧抵抗器111~124によって、それぞれの抵抗比に応じた直流電圧値 v_{02} ~ v_{07} および v_{10} ~ v_{15} が生成される。分圧抵抗器111~124の抵抗比に応じて生成された直流電圧値 v_{01} ~ v_{16} の中から、2つの直流電圧値がアナログスイッチ201~208によって切り替えられ、交流化が行われる。アナログスイッチ201~208の切り替えにはタイミング生成回路などで生成された交流化信号101が使用される。交流化された階調電圧 V_1 ~ V_8 は、出力バッファ131~138を経由して液晶表示装置に供給される。

【0010】

【発明の効果】以上のように、この発明の液晶表示装置の駆動回路は、ブライツ調整およびコントラスト調整に、それぞれ加算・減算回路を用い、直流電圧を分圧して階調電圧レベルを生成するようにしたので、簡単な

4

構成の駆動回路が提供されることになる。

【0011】また、この発明に係る液晶表示装置の駆動回路は、分圧後の交流化をアナログスイッチを用いて行ったので、高スループートのオペアンプが不要となり、安価な液晶表示装置の駆動回路が得られるという効果がある。

【0012】さらに、階調電圧レベルを生成する手段として可変抵抗器または固定抵抗器などの分圧抵抗およびアナログスイッチの数を増やすだけで同一回路構成で階調数を容易に増やすことができる。

【図面の簡単な説明】

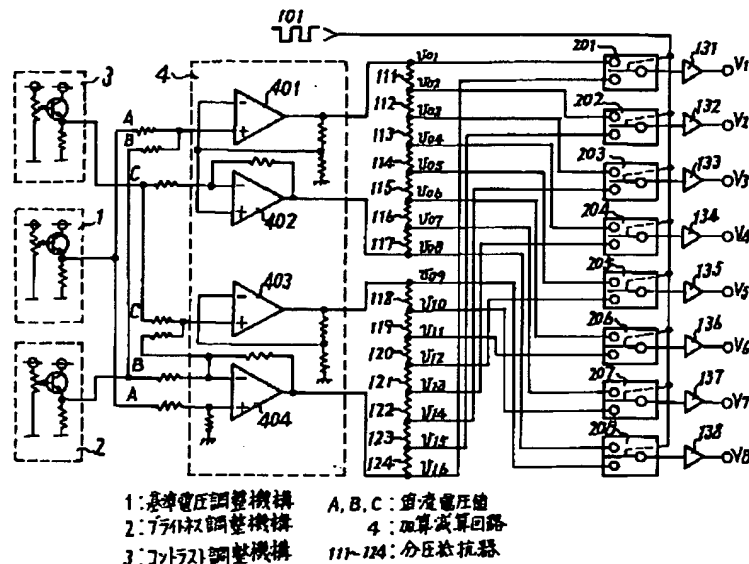
【図1】 この発明に係る液晶表示装置の駆動回路の一実施例を示す回路構成図。

【図2】 従来の液晶表示装置の駆動回路を示す回路構成図。

【符号の説明】

1 基準電圧調整機構、2 ブライツ調整機構、3 コントラスト調整機構、4 加算・減算回路、10 ブライツ調整回路、11 ボルテージフォロワ回路、101 交流化信号、102, 104 抵抗器、103 オペアンプ、105 可変抵抗器、111~115 分圧抵抗器、121~125 高スループットオペアンプ、131~135 出力バッファ、141~150 抵抗器、151~155 コンデンサ。

【図1】



【図2】

